

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-216016

(43)Date of publication of application : 27.08.1996

(51)Int.Cl.

B24B 37/04

B24B 1/00

H01L 21/304

(21)Application number : 07-050546

(71)Applicant : MITSUBISHI MATERIALS SHILICON CORP
MITSUBISHI MATERIALS CORP

(22)Date of filing : 14.02.1995

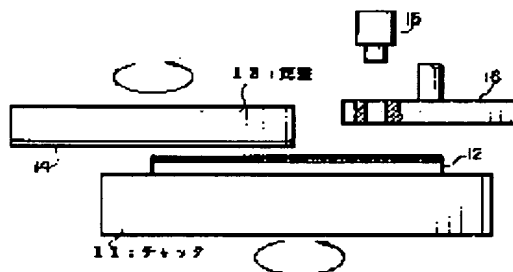
(72)Inventor : MORITA ETSURO
SAKAI SHINSUKE
TANAKA KEIICHI
KAWAI YUKIO

(54) METHOD OF POLISHING SEMICONDUCTOR WAFER AND POLISHING DEVICE

(57)Abstract:

PURPOSE: To provide a simple polishing method and device for getting a semiconductor wafer having an SOI structure with an active layer of a high level of flatness and a desired thickness or having a conventional structure.

CONSTITUTION: A ground SOI wafer 12 is held on a chuck 11 and is polished by rotating the chuck 11 and a surface plate 13 with a polishing fluid of about pH=10. During polishing a portion of the wafer 12 is pressed out of polishing cloth 14. A thickness of the pressed-out wafer is measured by a device 15 using an optical interference method and a controller controls a polishing load or the like based on the measured value. An active layer of the wafer 12 is controlled in a high level of flatness and in a high accuracy of thickness. If a thickness of the wafer is larger than a set value, the polishing load or the like is increased. The thickness of the wafer can wholly be uniformed by measuring the thickness while moving the optical detector 15 in a radial direction.



LEGAL STATUS

[Date of request for examination] 31.05.2000

[Date of sending the examiner's decision of rejection] 02.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-216016

(43) 公開日 平成8年(1996)8月27日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
B 2 4 B 37/04			B 2 4 B 37/04	D
1/00			1/00	A
H 0 1 L 21/304	3 2 1		H 0 1 L 21/304	3 2 1 M
				3 2 1 E

審査請求 未請求 請求項の数3 F D (全 5 頁)

(21) 出願番号 特願平7-50546

(22) 出願日 平成7年(1995)2月14日

(71) 出願人 000228925

三菱マテリアルシリコン株式会社
東京都千代田区大手町一丁目5番1号

(71) 出願人 000006264

三菱マテリアル株式会社
東京都千代田区大手町1丁目5番1号

(72) 発明者 森田 悦郎

東京都千代田区大手町1丁目5番1号 三
菱マテリアルシリコン株式会社内

(72) 発明者 酒井 慎介

東京都千代田区大手町1丁目5番1号 三
菱マテリアルシリコン株式会社内

(74) 代理人 弁理士 安倍 逸郎

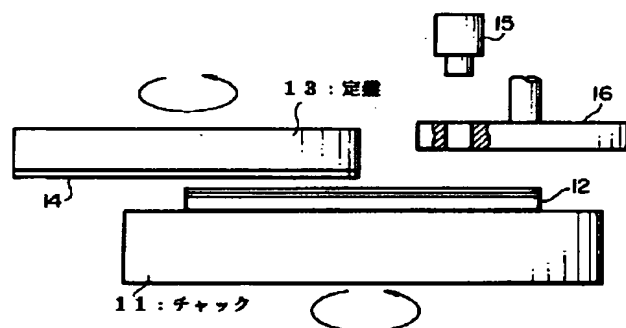
最終頁に続く

(54) 【発明の名称】 半導体ウェーハの研磨方法および研磨装置

(57) 【要約】

【目的】 高平坦度で所望の厚さの活性層を有するSOI構造または通常の構造の半導体ウェーハを得る簡便な研磨方法および装置を提供する。

【構成】 研削後のSOIウェーハ12をチャック11に保持し、PH=10程度の研磨液を使用し、チャック11・定盤13を回転させて研磨する。研磨中、ウェーハ12の一部は研磨布14からはみ出す。はみ出した部分の厚さを光干渉法を用いた装置15で測定し、測定値に基づいて制御装置は研磨荷重等をリアルタイムに制御する。ウェーハ12の活性層を高平坦度でかつその厚さも高精度に制御できる。測定部分の厚さが設定値より大きい場合は研磨荷重等を高める。また、光検出器15を半径方向に移動させて厚さ測定を行い、ウェーハ全面の厚さを均一化できる。



(2)

【特許請求の範囲】

【請求項1】 半導体ウェーハ表面にこの半導体ウェーハより大きな面積の研磨布を押し付けて研磨する半導体ウェーハの研磨方法において、
研磨中、常時上記半導体ウェーハの一部を研磨布からはみ出させるとともに、
その半導体ウェーハのはみ出した部分の厚さを測定し、
この測定値に基づいて研磨される半導体ウェーハの厚さを制御する半導体ウェーハの研磨方法。

【請求項2】 研磨定盤と、
研磨定盤に保持されて半導体ウェーハの表面に押し付けられる研磨布と、
研磨中に半導体ウェーハの一部表面を研磨布からはみ出させて保持させるウェーハ保持部材と、
半導体ウェーハの研磨布からはみ出した部分の厚さを測定する厚さ測定手段と、
厚さ測定手段による測定値に基づいて研磨中の半導体ウェーハの厚さを制御する厚さ制御手段と、を有する半導体ウェーハの研磨装置。

【請求項3】 上記厚さ制御手段は、研磨中の半導体ウェーハの研磨レートを制御する請求項2に記載の半導体ウェーハの研磨装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体ウェーハの研磨方法および研磨装置、例えばSOI (Silicon On Insulator) の活性層表面、または、シリコンウェーハ表面等を研磨処理する際、その厚さをその場で測定し制御する半導体ウェーハの研磨方法およびその研磨装置に関する。

【0002】

【従来の技術】 シリコンウェーハはスライス処理後、ラップ処理、エッチング処理を経てポリッシュ工程にてミラー研磨される。これまでのシリコンウェーハの研磨（片面研磨）は、以下のようにして行われていた。すなわち、複数の回転研磨ブロックに複数枚のウェーハをワックス等で貼り付け、研磨布（人造皮革）を接着した回転研磨定盤上にこれを適切な圧力で押し付ける。研磨布にはSiO₂を主成分としたアルカリ性コロイダルシリカ研磨液が注入されている。このアルカリ性コロイダルシリカ液を用いた研磨は、SiO₂砥粒による機械的研磨と、アルカリ液による化学エッチングとの複合作用によるメカノケミカルプロセスである。

【0003】 ところが、近年、シリコンウェーハの平坦度・平行度に対する要求がますます厳しくなってきた。そして、この平坦度・平行度を高めるためには、シリコンウェーハの厚さのコントロールを正確に行うことが必要である。また、SOI構造を2枚のウェーハの張り合わせにより形成する場合で、所定の厚さの活性層を得るための研磨にあっては、その厚さのコントロールが重要

2

である。特に、研磨中においてその場で厚さを測定して厚さをコントロールすることが望まれている。

【0004】

【発明が解決しようとする課題】 ところが、従来のSOIウェーハの研磨にあっては、図4に示すように、研削・粗研磨の各工程を経た後、このウェーハを研磨装置から取り出してその厚さを測定していた。そして調整研磨を研磨装置にて行い、再び厚さを測定した後、予定の厚さであれば、次工程に送り、そうでなければ調整研磨を繰り返していた。これは、過度に研磨するとそのSOIウェーハは使用不能であり、この事態を避けるためである。このように従来の研磨における厚さの管理は面倒であり、作業工程数の増大、作業時間の増大という課題があった。

【0005】 または、研磨中にウェーハの一部をときどき研磨布からはみ出させてこの厚さ測定を行っていた。しかしながら、この研磨方法にあっても、ウェーハ全面については厚さむらが生じ易いという問題があった。

【0006】 さらに、シリコンウェーハよりも小さい研磨布を用いて研磨する方法も知られている。しかし、この研磨では、局所的な平坦度を得ることができるものの、ウェーハ全面の平坦度を高めることができないという欠点があった。

【0007】 そこで、発明者らは、上記課題を解決すべく、調査・検討を重ねた結果、光干渉法またはFTIR（赤外線法）を用いて、研磨中のシリコンウェーハの単結晶シリコン層（活性層）の厚さをその場で測定し、この測定値に基づいて厚さをコントロールすることを案出した。この研磨中のシリコンウェーハの厚さを直接測定するには、研磨布からはみ出したシリコンウェーハの一部表面に例えば赤外線を照射してこれを絶縁層で反射させることにより非接触で測定することが簡易である。

【0008】 そこで、この発明は、高平坦度で所望の厚さの活性層を有するSOI構造の半導体ウェーハを得る簡便な研磨方法を提供することを、その目的としている。また、半導体ウェーハの研磨においてそのウェーハを高平坦度でかつ所望の厚さにコントロール可能な研磨方法を提供することを、その目的としている。また、この発明は、所望の厚さの活性層を有するSOI構造の半導体ウェーハを得るための研磨装置を提供することを、その目的としている。さらに、この発明の目的は、半導体ウェーハを高平坦度でかつ所望の厚さに研磨することができる研磨装置を提供することである。

【0009】

【課題を解決するための手段】 請求項1に記載の発明は、半導体ウェーハ表面に、この半導体ウェーハより大きな面積の研磨布を押し付けて研磨する半導体ウェーハの研磨方法において、研磨中、常時上記半導体ウェーハの一部を研磨布からはみ出させるとともに、その半導体ウェーハのはみ出した部分の厚さを測定し、この測定値

(3)

3

に基づいて研磨される半導体ウェーハの厚さを制御する半導体ウェーハの研磨方法である。この場合の半導体ウェーハとしては、通常のラップ・エッチング後のシリコンウェーハ・SOIウェーハ・多層配線構造のウェーハ等がある。

【0010】請求項2に記載した発明は、研磨定盤と、研磨定盤に保持されて半導体ウェーハの表面に押し付けられる研磨布と、研磨中に半導体ウェーハの一部表面を研磨布からはみ出させて保持させるウェーハ保持部材と、半導体ウェーハの研磨布からはみ出した部分の厚さを測定する厚さ測定手段と、厚さ測定手段による測定値に基づいて研磨中の半導体ウェーハの厚さを制御する厚さ制御手段と、を有する半導体ウェーハの研磨装置である。

【0011】請求項3に記載した発明は、上記厚さ制御手段は、研磨中の半導体ウェーハの研磨レートを制御する請求項2に記載の半導体ウェーハの研磨装置である。

【0012】

【作用】請求項1に記載した半導体ウェーハの研磨方法では、研磨中の半導体ウェーハの厚さを直接測定することができるため、その研磨中のウェーハの厚さを正確に知ることができる。よって、研磨中のウェーハの厚さを高精度で制御・管理することができ、かつ、高平坦度の研磨表面を有する半導体ウェーハを得ることができる。厚さの測定は、静電容量測定・レーザ干渉等で行う。また、酸化膜の厚さ測定は光干渉法によることができる。例えばナノメトリクス社製のナノスペックにより、光干渉色測定法を実行することで、測定することができる。さらに、SOIの活性層の厚さ測定は、上記の光干渉法もしくは赤外線法により測定可能である。また、厚さの制御は、例えば研磨荷重の増減・研磨剤の供給量の増減等により行うことができる。

【0013】請求項2・請求項3に記載した半導体ウェーハの研磨装置にあっては、研磨剤を供給しながら研磨布を半導体ウェーハの表面に押し付けて、半導体ウェーハ表面を研磨する。この研磨中に半導体ウェーハの一部を研磨布からはみ出させ、このはみ出した部分の厚さを測定する。そして、この測定値に基づいて研磨中の半導体ウェーハの厚さを制御する。例えば研磨荷重の増減等を行い、研磨ウェーハの厚さを制御してウェーハ全体を均一に所望の厚さとする。特に、SOI構造の半導体ウェーハの活性層の研磨にあっては、その場で厚さを測定して研磨レート等を調整することができ、活性層の厚さを所望の値に容易に設定することができる。

【0014】

【実施例】以下、この発明に係る半導体ウェーハの研磨装置および研磨方法についての実施例を図面を参照して説明する。図1・図2はこの発明に係る半導体ウェーハの研磨装置の一実施例を示している。図3は実施例に係る研磨効果を示すグラフである。

4

【0015】これらの図において、チャック（プラテン）11は水平面内で回転自在に支持されており、このチャック11の上にSOI構造のシリコンウェーハ（SOIウェーハ）12が搭載・保持されている。SOIウェーハ12は例えばセラミックスプレート製のチャック11に真空吸着もしくはワックス等で貼られてセットされる構成である。

【0016】このチャック11の上方には定盤13が回転自在に配設されている。この定盤13の回転軸線は、上記チャック11のそれとは偏心して位置している。定盤13の下面には、例えば人造皮革製の研磨布14が取り付けられている。そして、この研磨布14がSOIウェーハ12表面に押し付けられて、そのSOIウェーハ12表面を研磨することとなる。さらに、この研磨布14に、例えばコロイダルシリカ等の研磨剤が供給される構成である。研磨布14により研磨剤は、SOIウェーハ12の表面に供給される。このとき、研磨布14はその直径がウェーハ12の半径よりも大きいものを用いている。この研磨布14によりウェーハ12全面を連続して高平坦度に研磨するものである。

【0017】そして、このチャック11の上方には、連続して光を出力する照射器および光検出器15が配設されている。この光検出器15とチャック11との間には、円板状シャッタ16が回転自在に配設されている。円板状シャッタ16は、光をパルス状にウェーハ12表面に照射するため、定盤13と同期して回転できるように構成されている。光検出器15は、SOIウェーハ12の研磨布14からはみ出した部分の厚さを測定するものである。光を照射し、その反射光の位相差（シリコン面と絶縁層面との反射光の位相差）に基づいて厚さを測定するものである。光検出器15の出力は図外の制御装置に入力されている。制御装置は、例えばコンピュータ等により構成されており、光検出器15による厚さ測定値に基づいて例えば研磨剤の温度・定盤の回転数等を制御するものである。なお、光干渉測定装置の代わりに他の厚さ測定手段、例えば赤外線干渉測定装置等を使用してもよい。さらには、静電容量測定によっても良い。また、光照射器はパルス状に光を照射するよう出力を制御してもよい。そうすると、上記シャッタは不必要となる。

【0018】以上の構成に係る研磨装置は、制御装置によって、この他にもその研磨レート等を制御可能に構成されている。研磨レートの制御は、例えば研磨荷重を変更することで行う。その加圧方法は空気圧である。

【0019】そして、この研磨装置を用いてSOI構造のシリコンウェーハ12を研磨するには、以下の手順による。すなわち、所定厚さにまで研削した後のSOIウェーハ12をチャック11に搭載・保持し、所定の研磨剤・研磨液（PH=10程度）を使用して例えばチャック11を50rpm・定盤13を1000rpmで回転

(4)

5

させて研磨を行う。

【0020】この場合、研磨中のSOIウェーハ12の一部は研磨布14からはみ出すこととなる。これはみ出した部分（図2参照）の厚さを光検出器15により測定し、この測定値に基づいて制御装置は研磨荷重等をリアルタイムに制御する。この結果、SOIウェーハ12の活性層は高平坦度で、かつ、その厚さは高精度に制御されることとなる。例えば測定した部分の厚さが設定値より大きい場合は研磨荷重等を高めることにより、その部分の厚さを低減するものである。よって、SOIウェーハ12の活性層の厚さを高精度で一定値（例えば5 μ m）に形成することができる。また、ウェーハ全面の厚さを均一とすることも容易である。なお、ウェーハの半径方向について厚さ測定を行うことにより、ウェーハ全面の厚さの測定も行うことができる。この場合は、厚さ測定手段である光検出器15を半径方向に沿って移動可能に構成するとよい。

【0021】図3には、この研磨装置を用いてSOIウェーハの研磨を行った場合の面内厚さ分布を、従来の厚さをその場制御しなかった場合と比較して示している。この図に示すように、この実施例に係る研磨方法によれば、ウェーハの面内厚さを均一化することができる。例えばTTVによる厚さは、従来の研磨法によれば2.1

6

4 μ mであるのに対して、この実施例方法によれば0.78 μ mと改良される。

【0022】

【発明の効果】この発明によれば、半導体ウェーハを高平坦度で、かつ、その厚さを所望の値に形成・設定することができる。特に、SOIウェーハの活性層の厚さを所望の値に容易に設定することができる。さらに、この厚さの設定についてきわめて容易に行うことができる。研磨作業の省力化を達成することもできる。

10 【図面の簡単な説明】

【図1】この発明の一実施例に係る半導体ウェーハの研磨装置の正面図である。

【図2】この発明の一実施例に係る半導体ウェーハの研磨装置の平面図である。

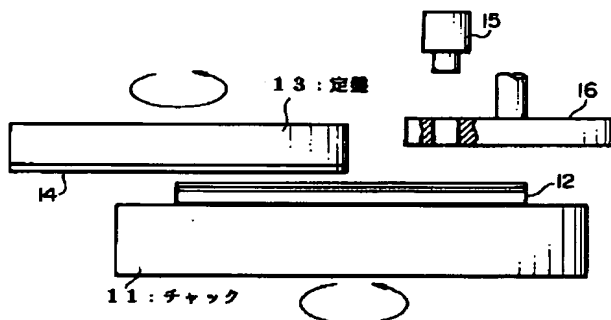
【図3】この発明の一実施例に係る半導体ウェーハの研磨結果を示すグラフである。

【図4】従来の研磨方法を示す工程の流れ図である。

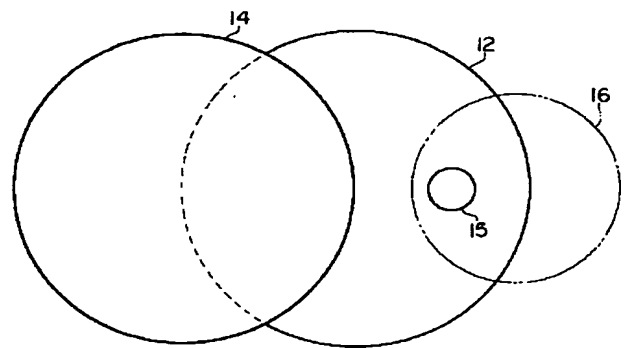
【符号の説明】

- 11 チャック（ウェーハ保持部材）
- 12 シリコンウェーハ
- 13 定盤
- 14 研磨布
- 15 光検出器（厚さ測定手段）

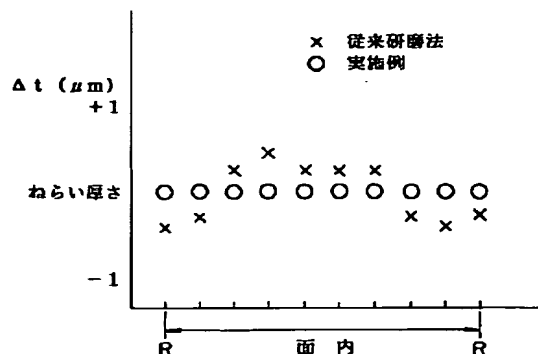
【図1】



【図2】

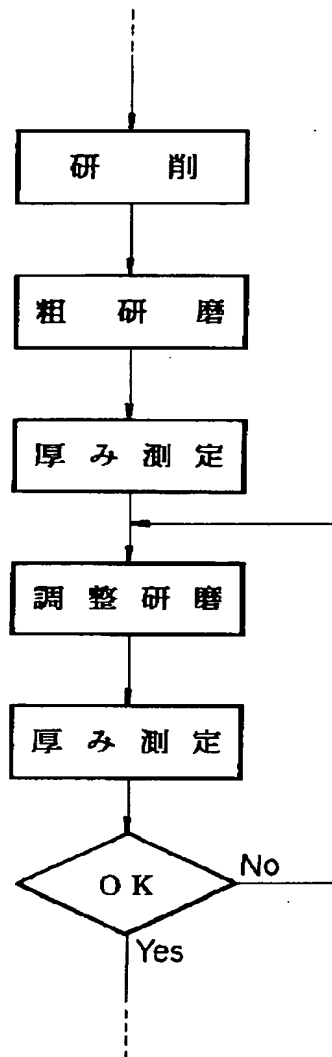


【図3】



(5)

【図4】



フロントページの続き

(72) 発明者 田中 恵一
東京都千代田区大手町1丁目5番1号 三
菱マテリアルシリコン株式会社内

(72) 発明者 川合 幸夫
東京都千代田区大手町1丁目5番1号 三
菱マテリアルシリコン株式会社内